

Sistem Digital

Dasar Digital

-4-



Materi SAP

- ✚ Gerbang-gerbang sistem digital – sistem logika pada gerbang :
 - ✚ Inverter
 - ✚ Buffer
 - ✚ AND
 - ✚ NAND
 - ✚ OR
 - ✚ NOR
 - ✚ EXNOR
- ✚ Rangkaian integrasi digital dan aplikasi rangkaian sederhana



Pengantar

- + Gerbang-gerbang digital / gerbang logika adalah rangkaian elektronika yang digunakan untuk mengaplikasikan persamaan logika dasar seperti persamaan Boolean
- + Gerbang logika merupakan blok yang paling dasar dari rangkaian kombinasional
- + Gerbang logika dapat dipresentasikan keadaan dari bilangan biner



Gerbang Logika

- ✚ **Gerbang logika** atau **gerbang logik** adalah suatu entitas dalam elektronika dan matematika Boolean yang mengubah satu atau beberapa masukan logik menjadi sebuah sinyal keluaran logik. Gerbang logika terutama diimplementasikan secara elektronis menggunakan dioda atau transistor, akan tetapi dapat pula dibangun menggunakan susunan komponen-komponen yang memanfaatkan sifat-sifat elektromagnetik (*relay*), cairan, optik dan bahkan mekanik



Gerbang Logika

- ✚ Sistem digital menggunakan kombinasi biner benar dan salah untuk menyerupai cara ketika menyelesaikan masalah sehingga disebut logika kombinasional.
- ✚ Dengan sistem digital dapat digunakan langkah-langkah berfikir logis / keputusan masa lalu (memori) untuk menyelesaikan masalah sehingga biasa disebut logika-logika sekuensial (terurut)



Logika Digital dapat dipresentasikan dengan beberapa cara :

- ✚ Tabel kebenaran (*truth table*) menyediakan suatu daftar setiap kombinasi yang mungkin dari masukan-masukan biner pada sebuah rangkaian digital dan keluaran-keluaran yang terkait
- ✚ Ekspresi boolean mengekspresikan logika pada sebuah format fungsional
- ✚ Diagram gerbang logika
- ✚ Diagram penempatan bagian



Gerbang Logika Dasar

- ✚ Gerbang AND
- ✚ Gerbang OR
- ✚ Gerbang NOT



Gerbang yang diturunkan dari gerbang dasar

- Gerbang NAND
 - Gerbang NOR
 - Gerbang XOR / EXOR
 - Gerbang XNOR / EXNOR
- Gerbang universal



Logika Positif dan Negatif

- ✚ Bilangan biner dinyatakan dengan 2 keadaan, logika 0 dan logika 1
- ✚ Logika ini dalam sistem peralatan digital mengacu pada 2 level tegangan / arus
- ✚ Bila lebih banyak positif dari 2 tegangan / arus = 1
- ✚ Bila lebih sedikit positif dari 2 tegangan / arus = 0
- ✚ Atau sebaliknya
 - ✚ Contoh, 2 tegangan berlevel 0V dan +5V, maka dalam sistem logika positif, 0V = logika 0, dan +5V = logika 1

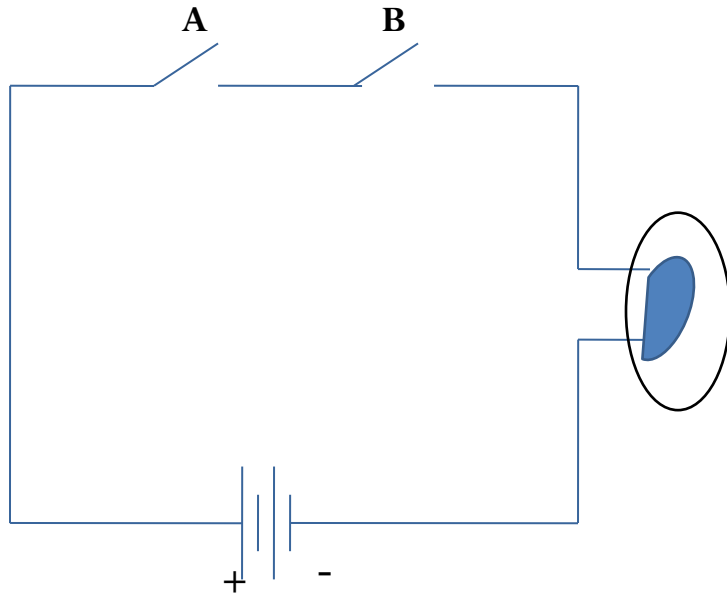


Tabel kebenaran

- ✚ Merupakan suatu tabel yang mencantumkan semua kemungkinan input biner dan output yang berhubungan dari sistem logika
- ✚ Bila variabel input 1, maka ada 2 kemungkinan input, 0 atau 1
- ✚ Bila variabel input 2, maka ada 4 kemungkinan input, 00 atau 01 atau 10 atau 11
- ✚ Bila variabel input n , maka ada 2^n kemungkinan kombinasi input



Gerbang AND (AND)



Saklar masukan		Nyala Keluaran
B	A	Y
Buka	Buka	Tidak
Buka	Tutup	Tidak
Tutup	Buka	Tidak
Tutup	Tutup	Ya

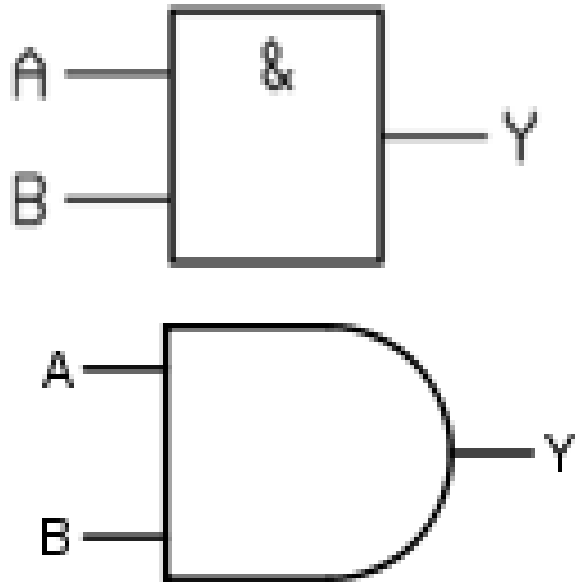


Gerbang AND (AND)

✚ $Y = A \cap B$

✚ $Y = A \cdot B$

✚ $Y = AB$



Gerbang AND

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1



Gerbang AND

Aturan Dasar

$A \cdot 0 = 0$

$A \cdot 1 = A$

$A \cdot A = A$

$A \cdot A' = 0$

Masukan			Keluaran
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

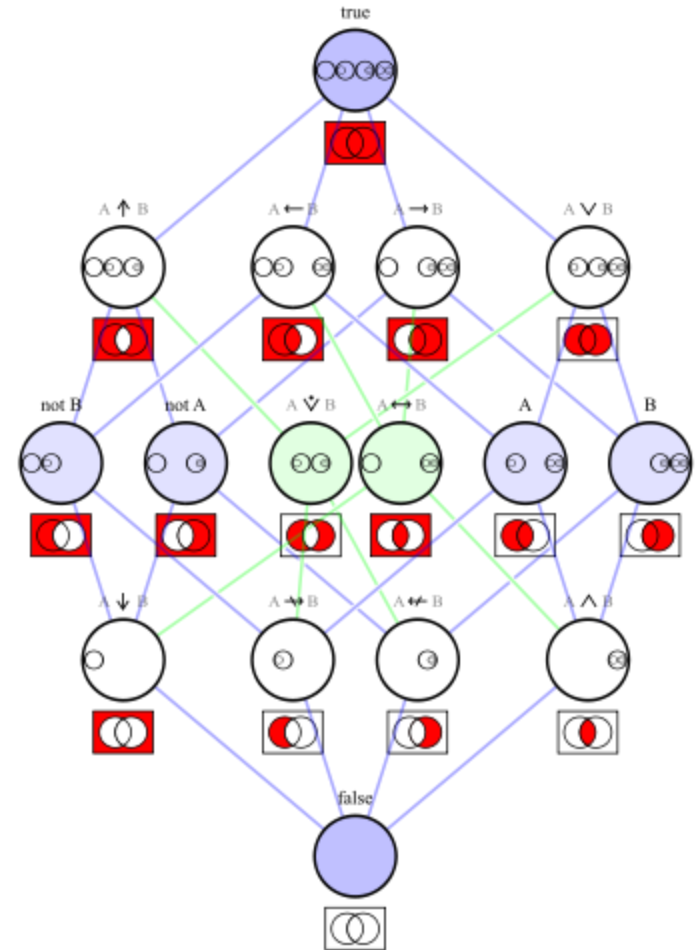


Gerbang AND (AND)

A	0	1	0	1
B	0	0	1	1

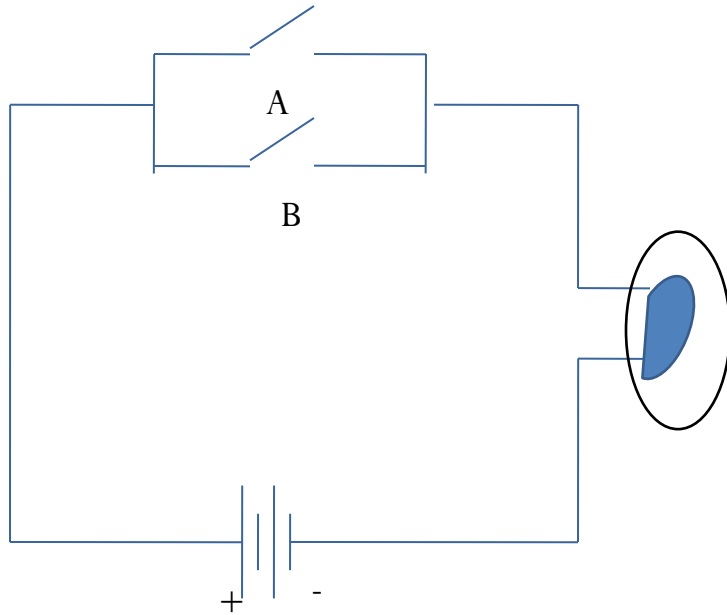


false	0	0	0	0
$A \wedge B \Leftrightarrow \bar{A} \uparrow B \Leftrightarrow A \downarrow \bar{B} \Leftrightarrow \bar{A} \downarrow \bar{B}$	0	0	0	1
$A \uparrow B \Leftrightarrow \bar{A} \wedge B \Leftrightarrow A \downarrow \bar{B} \Leftrightarrow \bar{A} \uparrow \bar{B}$	0	0	1	0
B	0	0	1	1
$A \uparrow B \Leftrightarrow \bar{A} \downarrow B \Leftrightarrow A \wedge \bar{B} \Leftrightarrow \bar{A} \uparrow \bar{B}$	0	1	0	0
A	0	1	0	1
$A \downarrow B \Leftrightarrow \bar{A} \leftrightarrow B \Leftrightarrow A \leftrightarrow \bar{B} \Leftrightarrow \bar{A} \downarrow \bar{B}$	0	1	1	0
$A \vee B \Leftrightarrow \bar{A} \rightarrow B \Leftrightarrow A \leftarrow \bar{B} \Leftrightarrow \bar{A} \uparrow \bar{B}$	0	1	1	1
$A \downarrow B \Leftrightarrow \bar{A} \rightarrow B \Leftrightarrow A \uparrow \bar{B} \Leftrightarrow \bar{A} \wedge \bar{B}$	1	0	0	0
$A \leftrightarrow B \Leftrightarrow \bar{A} \downarrow B \Leftrightarrow A \downarrow \bar{B} \Leftrightarrow \bar{A} \leftrightarrow \bar{B}$	1	0	0	1
\bar{A}	1	0	1	0
$A \rightarrow B \Leftrightarrow \bar{A} \vee B \Leftrightarrow A \uparrow \bar{B} \Leftrightarrow \bar{A} \leftarrow \bar{B}$	1	0	1	1
\bar{B}	1	1	0	0
$A \leftarrow B \Leftrightarrow \bar{A} \uparrow B \Leftrightarrow A \vee \bar{B} \Leftrightarrow \bar{A} \rightarrow \bar{B}$	1	1	0	1
$A \uparrow B \Leftrightarrow \bar{A} \leftarrow B \Leftrightarrow A \rightarrow \bar{B} \Leftrightarrow \bar{A} \vee \bar{B}$	1	1	1	0
true	1	1	1	1





Gerbang OR (OR)



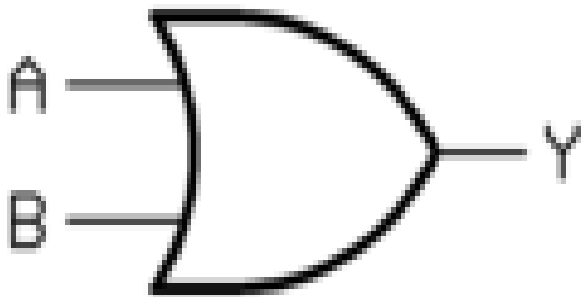
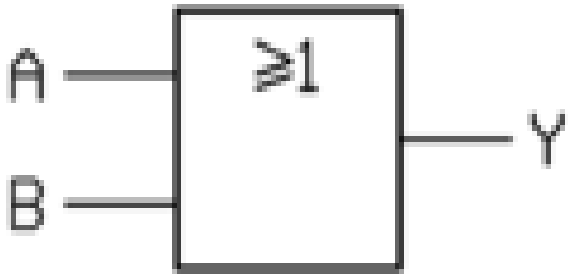
Saklar masukan		Nyala Keluaran
B	A	Y
Buka	Buka	Tidak
Buka	Tutup	Ya
Tutup	Buka	Ya
Tutup	Tutup	Ya



Gerbang OR (OR)

$Y = A \cup B$

$Y = A + B$



Gerbang OR		
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1



Gerbang OR

Aturan Dasar

$$\begin{matrix} \color{red}{+} \\ \color{blue}{+} \end{matrix} A + 0 = 1$$

$$\begin{matrix} \color{red}{+} \\ \color{blue}{+} \end{matrix} A + 1 = 1$$

$$\begin{matrix} \color{red}{+} \\ \color{blue}{+} \end{matrix} A + A = A$$

$$\begin{matrix} \color{red}{+} \\ \color{blue}{+} \end{matrix} A + A' = 1$$



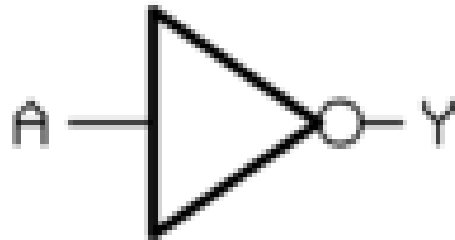
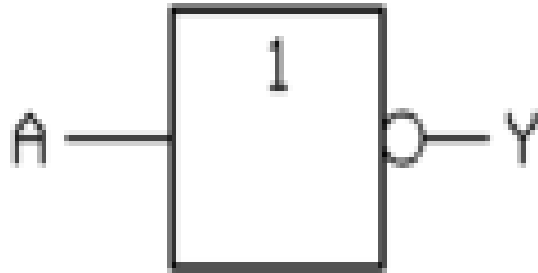
Gerbang NOT

(NOT, Gerbang-komplemen, Pembalik(*Inverter*))

⊕ $Y = A'$

⊕ $Y = \overline{A}$

⊕ $Y = -A$



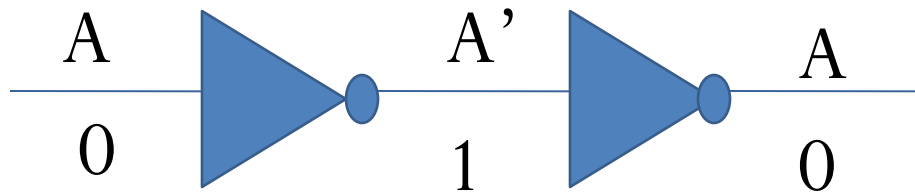
Gerbang NOT	
A	Y
0	1
1	0



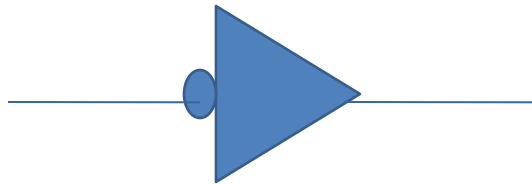
Gerbang NOT

(NOT, Gerbang-komplemen, Pembalik(*Inverter*))

Gerbang Inversi ganda



Alternatif inverter simbol





Gerbang NOT

Aturan Dasar

⊕ $0' = 1$

⊕ $1' = 0$

⊕ Bila $A = 1$, maka $A' = 0$

⊕ Bila $A = 0$, maka $A' = 1$

⊕ $A'' = A$

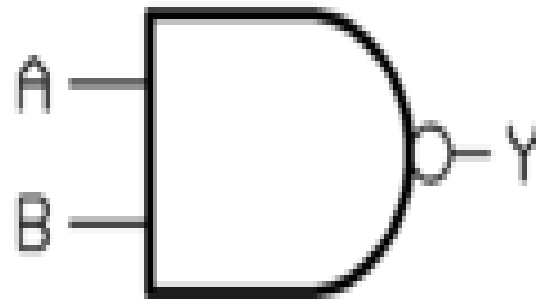
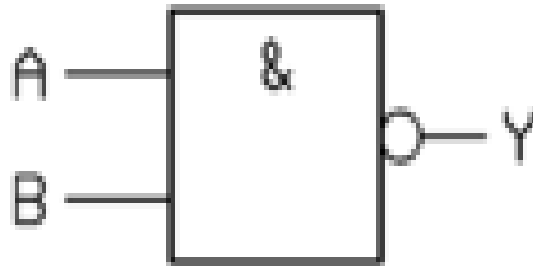


Gerbang NAND (Not-AND)

✚ $Y = \overline{A \cap B}$

✚ $Y = \overline{A \cdot B}$

✚ $Y = \overline{AB}$



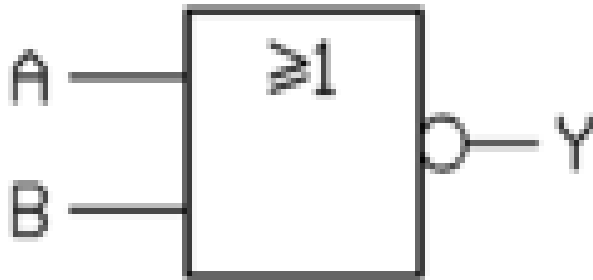
Gerbang NAND		
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0



Gerbang NOR (Not-OR)

$$Y = \overline{A \cup B}$$

$$Y = \overline{A + B}$$



Gerbang NOR

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

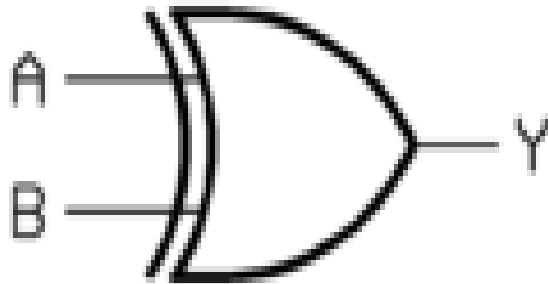
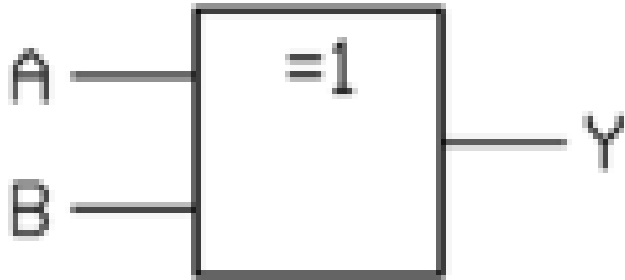


Gerbang XOR (Antivalen Exclusive-OR)

✚ $Y = A \cup B$

✚ $Y = A \oplus B$

✚ $Y = \overline{A}B + A\overline{B}$



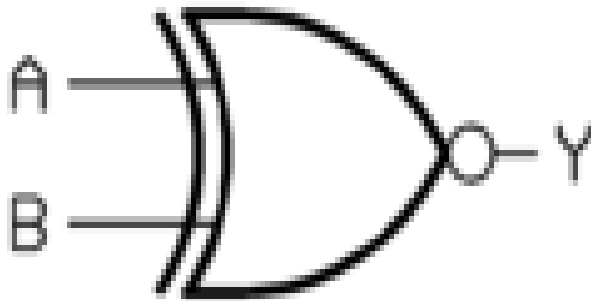
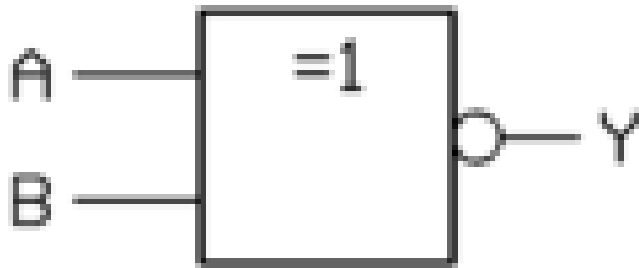
Gerbang XOR		
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0



Gerbang XNOR (Ekuivalen, Not-Exclusive-OR)

$$Y = A \cup B$$

$$Y = A \oplus B$$



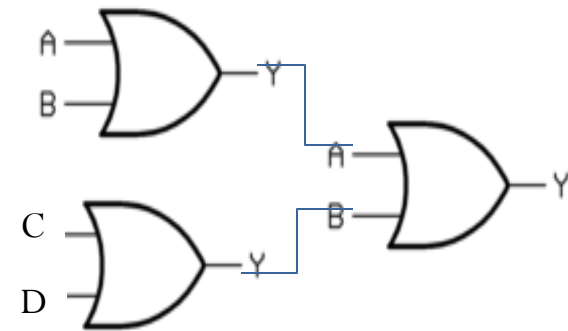
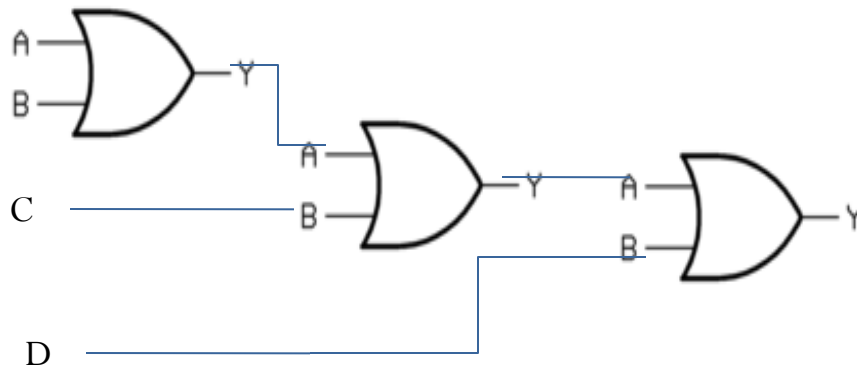
Gerbang XNOR

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1



Contoh 1.

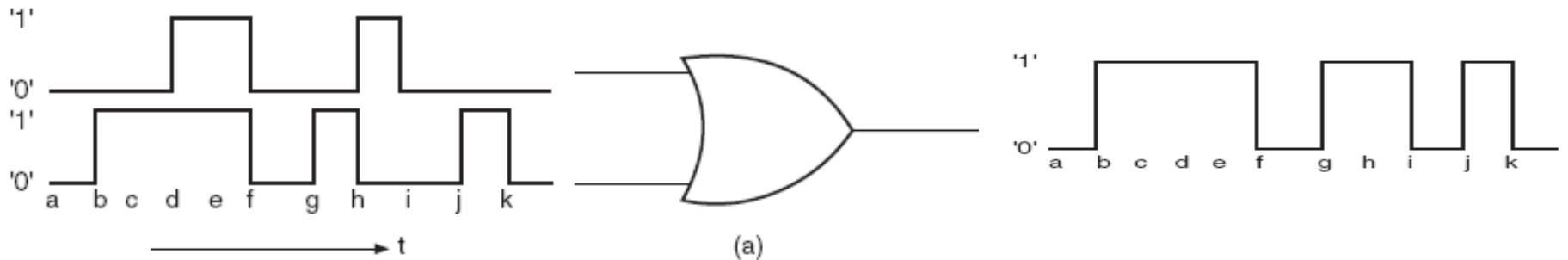
✚ Bagaimana cara mengaplikasikan gerbang OR 4 masukan dengan menggunakan gerbang OR 2 masukan?





Contoh 2 .

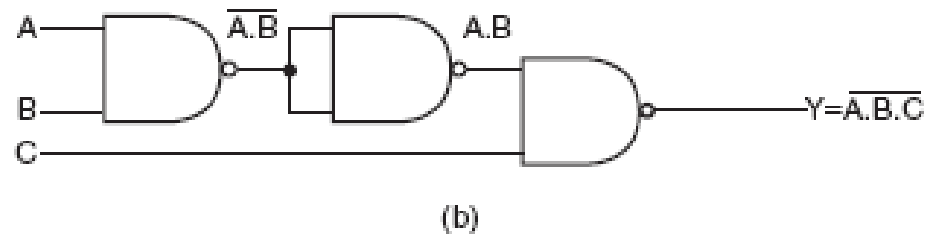
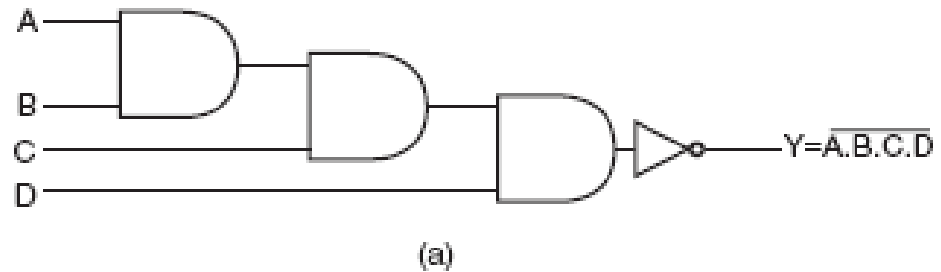
Gambarkan bentuk pulsa keluaran pada gelombang OR untuk pulsa masukan seperti gambar berikut ini :





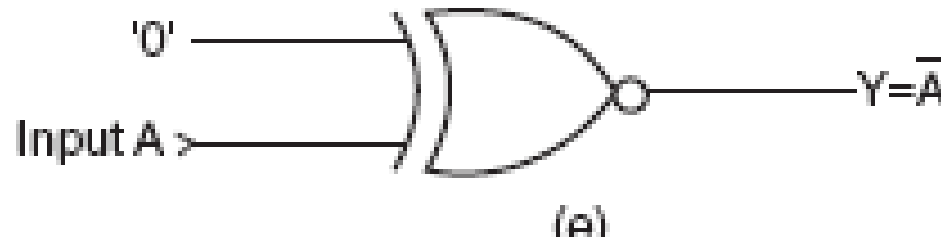
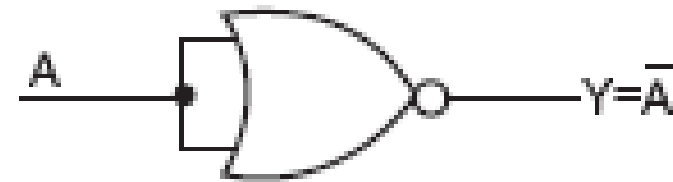
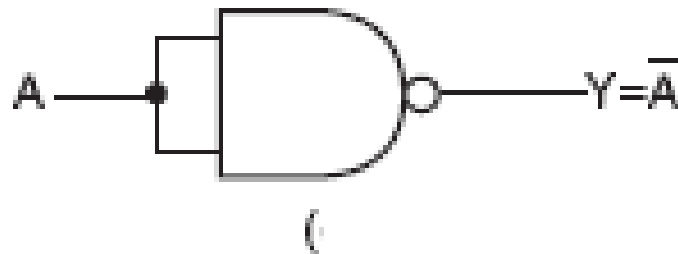
Contoh 3 .

- ✚ Gerbang NAND 4 input menggunakan gerbang AND 2 input dan 1 inverter
- ✚ Gerbang NAND 3 input menggunakan gerbang NAND 2 input



Contoh 4 .

- ✚ Rangkaian NOT menggunakan 2 input gerbang NAND
- ✚ Rangkaian NOT menggunakan 2 input gerbang NOR
- ✚ Rangkaian NOT menggunakan 2 input gerbang XOR





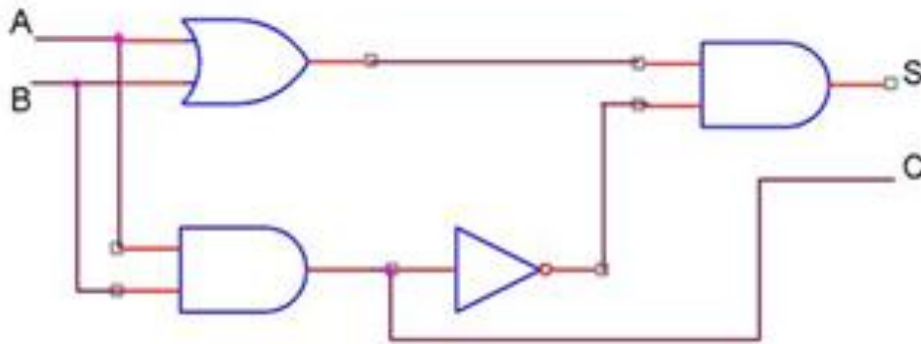
Rangkaian Terintegrasi

- + Rangkaian terintegrasi adalah rangkaian aplikasi yang terbentuk dari berbagai macam gerbang logika dan dapat merupakan kombinasi dari satu jenis gerbang logika atau lebih.
- + Penyederhanaan rangkaian terintegrasi dapat menggunakan aljabar boole atau peta karnaugh

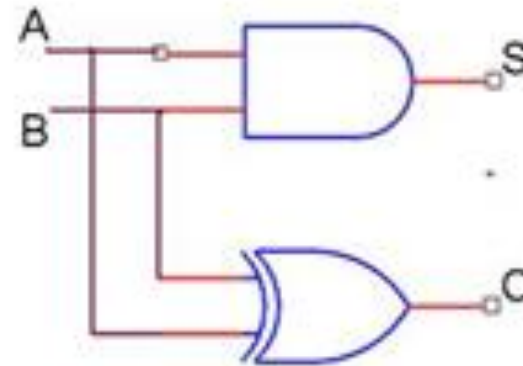


Rangkaian Terintegrasi -contoh-

- Half Adder / penjumlahan paruh adalah untai logika yang keluarannya merupakan jumlah dari dua bit bilangan biner



Gambar 3 : Half adder dengan 4 gerbang



Gambar 4 : Half adder dengan 2 gerbangn logika



Rangkaian Terintegrasi -contoh-

✚ Half Adder / penjumlahan paruh

✚ $A'B + AB' = A \oplus B$

✚ $C = AB$

✚ S = Sum,
hasil jumlah

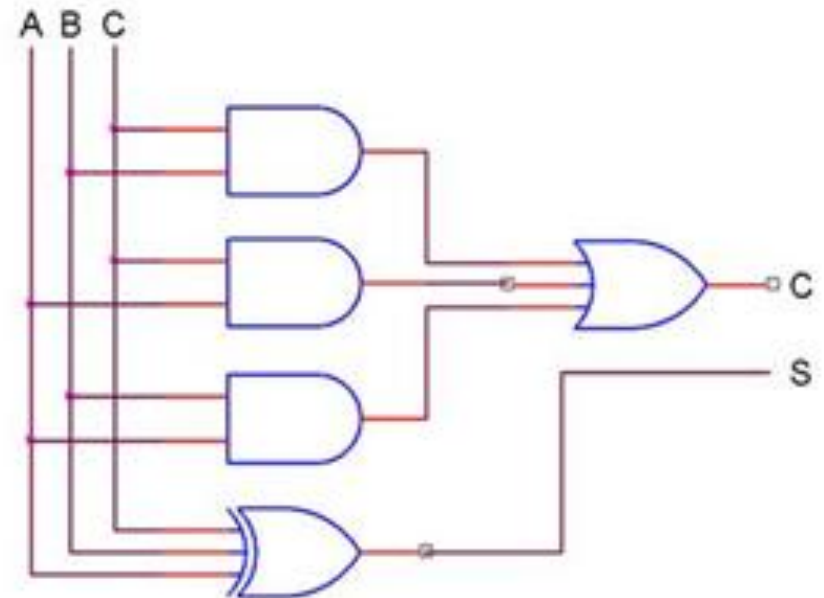
✚ C = Carry,
sisa hasil jumlah

Tabel Kebenaran Half Adder			
Input		Output	
A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1



Rangkaian Terintegrasi -contoh-

- Full Adder / penjumlahan penuh adalah untai logika yang keluarannya merupakan jumlah dari tiga bit bilangan biner



Gambar 5 : full adder



Rangkaian Terintegrasi

-contoh-

- ✚ Full Adder / penjumlahan penuh
- ✚ $S = A \oplus B \oplus C$
- ✚ $C = AB + AC + BC$

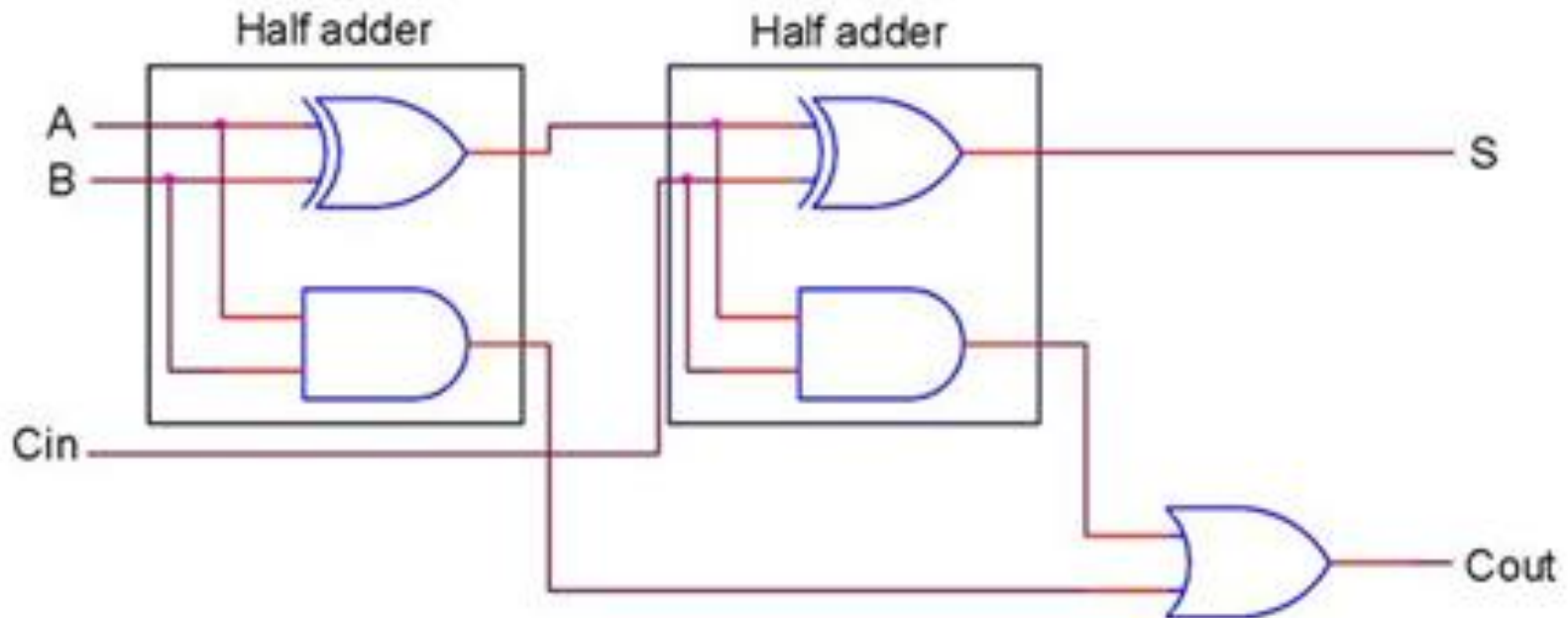
- ✚ S = Sum, hasil jumlah
- ✚ C = Carry, sisa hasil jumlah

Tabel Kebenaran Full Adder				
Input			Output	
A	B	C	C	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1



Rangkaian Terintegrasi -contoh-

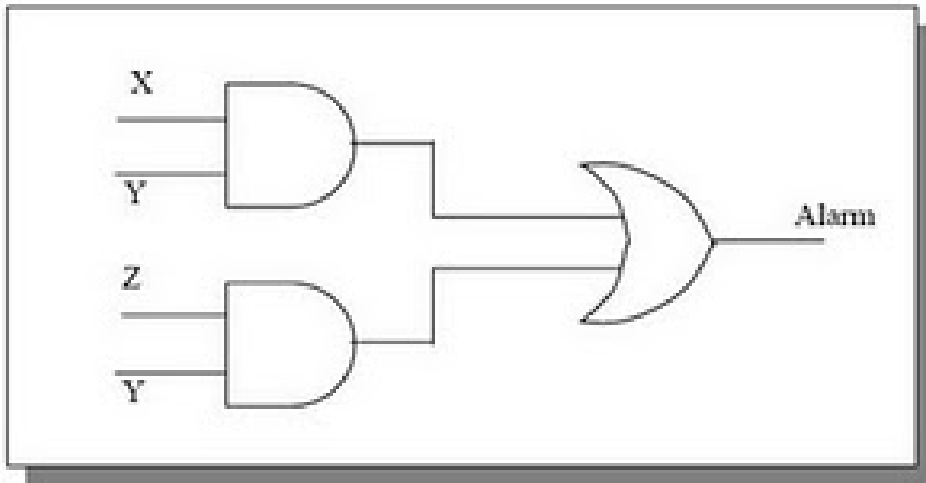
- Rangkaian Full adder dapat juga dibangun dari 2 buah rangkaian half adder



Gambar 6 : half adder dari 2 rangkaian



Kombinasi Rangkaian Logika

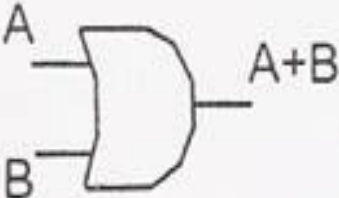
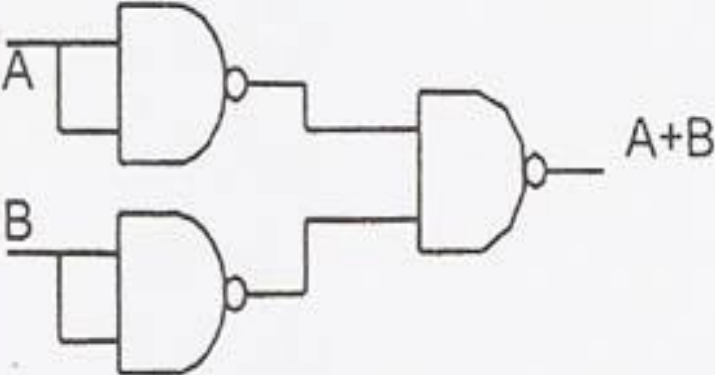
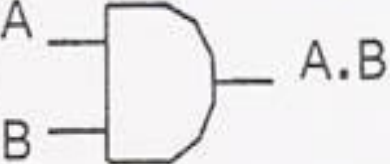
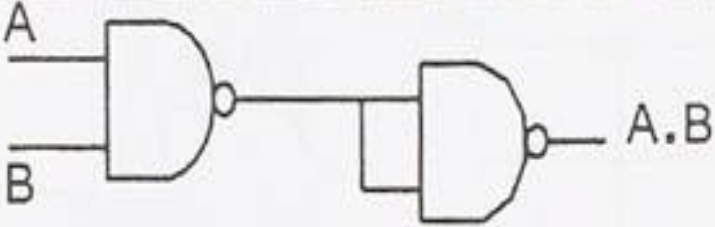


$$A.B + B.C = Y$$

Masukan			Keluaran
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

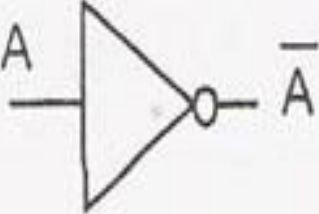
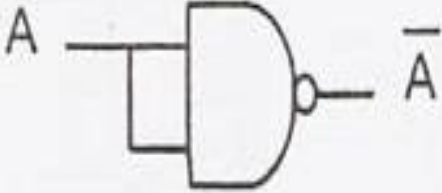
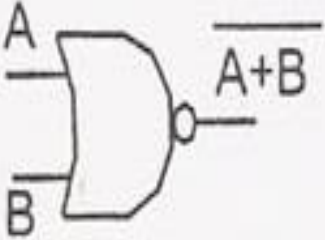
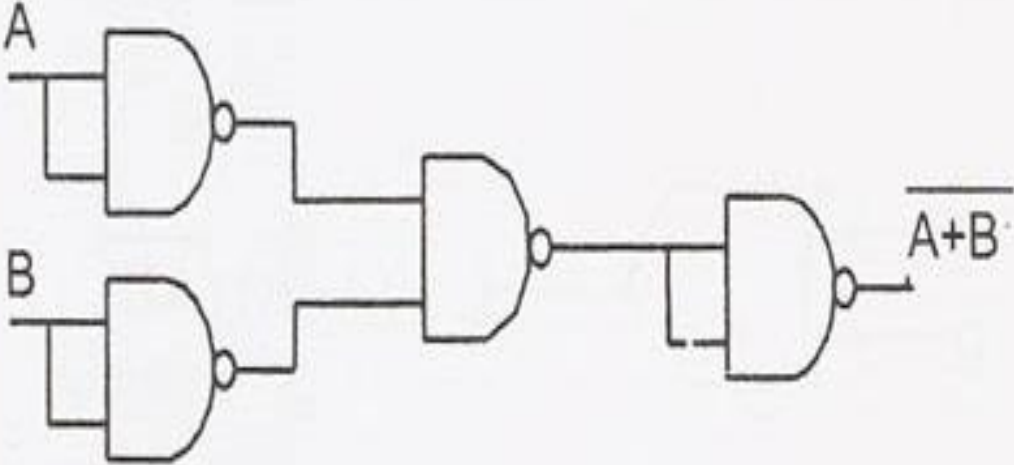


Kombinasi Rangkaian Logika

Gerbang Logik	Simbol	Rangkaian Gerbang NAND
OR		
AND		

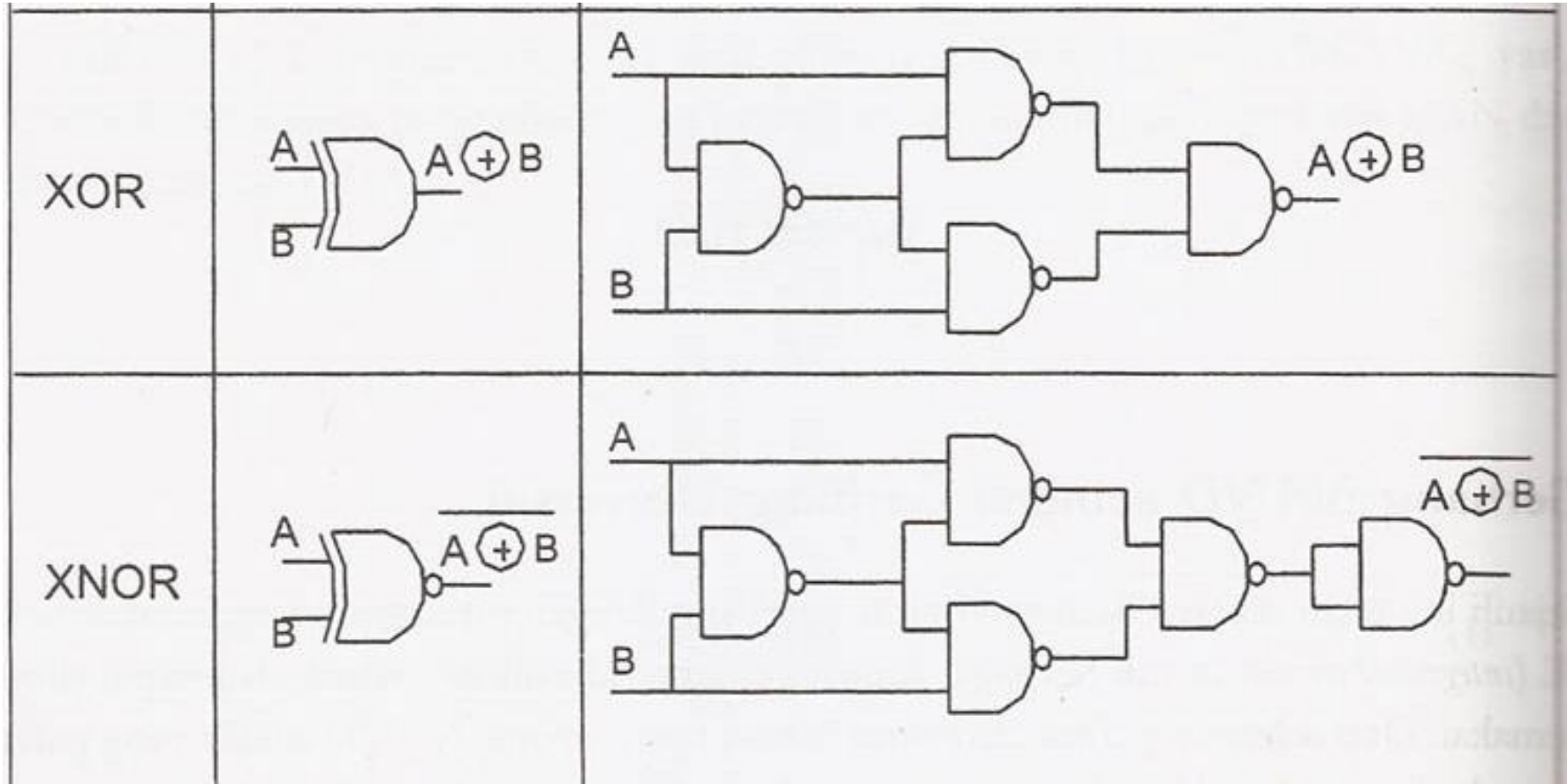


Kombinasi Rangkaian Logika

NOT		
NOR		



Kombinasi Rangkaian Logika





Daftar Pustaka

- ✦ Digital Principles and Applications, Leach-Malvino, McGraw-Hill
- ✦ Sistem Digital konsep dan aplikasi, freddy kurniawan, ST.
- ✦ Elektronika Digital konsep dasar dan aplikasinya, Sumarna, GRAHA ILMU
- ✦ http://id.wikipedia.org/wiki/Gerbang_logika
- ✦ http://www.itelkom.ac.id/library/index.php?view=article&catid=11%3Asistem-komunikasi&id=261%3Agerbang-logika-dasar-dan-rangkaian-kombinasional&option=com_content&Itemid=15
- ✦ http://www.play-hookey.com/digital/boolean_algebra.html



Alhamdulillah....

Thanks!

